

## PATENT ABSTRACTS OF JAPAN

(11) Publication number : 10-126044  
 (43) Date of publication of application : 15.05.1998

(51) Int.Cl. H05K 3/34  
 H01L 23/28  
 H05K 1/02  
 H05K 1/18

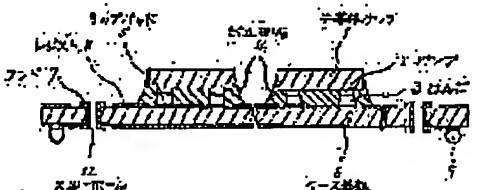
(21) Application number : 08-274507 (71) Applicant : NEC CORP  
 (22) Date of filing : 17.10.1996 (72) Inventor : NAKAO YASUSHI

## (54) STRUCTURE AND METHOD FOR FLIP CHIP MOUNTING AND FLIP CHIP

## (57) Abstract

**PROBLEM TO BE SOLVED:** To improve long-term reliability between a semiconductor chip and a base board in semiconductor chip resin-sealing for a multichip module.

**SOLUTION:** A semiconductor chip 1 is provided with bumps 2 on the electrodes to be connected with a base board 6, and is connected with the base board 6 with solder 3. On the base board 6, a chip pad 5 for connecting with the bumps 2 of the semiconductor chip 1 and a pattern and a resist 8 which constitute an electric circuit are provided. A through hole 12, which electrically connects layers on the base board, and a land 7, which connects with the through hole 12, are not arranged on the part along the edge of the semiconductor chip 1 on the base board 6. A process of applying sealing resin 4 between the semiconductor chip 1 and the base board 6 after mounting the semiconductor chip 1 on the base board 6 is smoothly performed, since there is not land 7 at the periphery of the semiconductor chip 1.



## LEGAL STATUS

[Date of request for examination]	17.10.1996
[Date of sending the examiner's decision of rejection]	24.11.1998
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	2940491
[Date of registration]	18.06.1999
[Number of appeal against examiner's decision of rejection]	10-20353
[Date of requesting appeal against examiner's decision of rejection]	24.12.1998
[Date of extinction of right]	

Copyright (C) 1998,2000 Japan Patent Office

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-126044

(43)公開日 平成10年(1998)5月15日

(51) Int.Cl.  
 H 05 K 3/34  
 H 01 L 23/28  
 H 05 K 1/02  
 1/18

識別記号  
 501

F I  
 H 05 K 3/34  
 H 01 L 23/28  
 H 05 K 1/02  
 1/18

501 D  
 J  
 C  
 L

審査請求 有 請求項の数 5 OL (全 6 頁)

(21)出願番号 特願平8-274507

(22)出願日 平成8年(1996)10月17日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 中尾 八州志

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 弁理士 京本 直樹 (外2名)

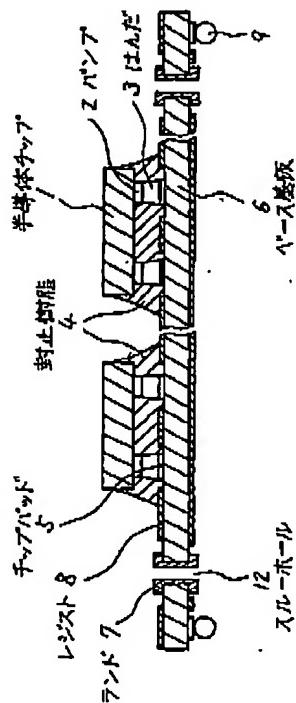
(54)【発明の名称】 フリップチップ実装構造及び方法並びにフリップチップ

実装用基板

## (57)【要約】

【課題】 マルチチップモジュールの半導体チップの樹脂封止において、半導体チップとベース基板間の長期信頼性を向上させる。

【解決手段】 半導体チップ1は電極上にベース基板6と接続されるためのバンプ2を有し、はんだ3によりベース基板6と接続される。ベース基板6上には半導体チップ1のバンプ2と接続されるためのチップパッド5と電気回路を構成しているパターン及びレジスト8を有している。ベース基板上の層間を電気的に接続するスルーホール12及びスルーホール12に接続するランド7は、ベース基板6上の半導体チップ1の縁に沿った部分には配置されない。半導体チップ1をベース基板6に実装した後の封止樹脂4を半導体チップ1とベース基板6の間に流し込む工程が半導体チップ1の周辺にランド7がないために円滑に行われる。



(2)

特開平10-126044

## 【特許請求の範囲】

【請求項1】 ベース基板にパンプを介して搭載された半導体チップと、前記ベース基板と前記半導体チップとの間に充填された封脂樹脂とを有するフリップチップ実装構造において、前記ベース基板の前記半導体チップの縁に沿った部分にスルーホール及びランドを配置しないランド禁止領域を設けたことを特徴とするフリップチップ実装構造。

【請求項2】 ランド禁止領域は半導体チップの縁より外側に約1.5mmずれた外周と内側に約1mmずれた内周との間であることを特徴とする請求項1記載のフリップチップ実装構造。

【請求項3】 パンプを介して搭載される半導体チップの縁に沿った部分にスルーホール及びランドを配置しないランド禁止領域を設けたことを特徴とするフリップチップ実装用基板。

【請求項4】 シンド禁止領域は半導体チップの縁より外側に約1.5mmずれた外周と内側に約1mmずれた内周との間であることを特徴とする請求項3記載のフリップチップ実装用基板。

【請求項5】 請求項3または4記載のフリップチップ実装用基板にパンプを介して半導体チップを搭載した後に、ランド禁止領域にニードルにより封止樹脂を供給し、前記ランド禁止領域から前記封止樹脂を前記フリップチップ実装用基板と前記半導体チップとの間に流し込むことを特徴とするフリップチップ実装方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、樹脂封止を行うフリップチップ実装構造及び方法並びにフリップチップ実装用基板に関し、特に半導体チップの樹脂封止を行ったマルチチップモジュールに関する。

## 【0002】

【従来の技術】従来の樹脂封止したマルチチップモジュールについて、図面を参照して説明する。図7及び図8はそれぞれ従来の樹脂封止したマルチチップモジュールの断面図及び平面図である。ベース基板6の下面にはボルグリッドアレイを成すソルダーポール9が取り付けられ、ベース基板6の上面には複数の半導体チップ1が搭載されている。半導体チップ1はベース基板6との接合部となるパンプ2を有し、ベース基板6上には半導体チップ1のパンプ2に対応してチップパッド5が設けられている。

【0003】半導体チップ1のベース基板6への実装方法は、ベース基板6上のチップパッド5にあらかじめはんだ3を供給しておき、半導体チップ1のパンプ2とベース基板6を事前に加熱し、はんだ3を融点以上で完全に溶融させ、半導体チップ1をベース基板6の対応する位置に合わせて確実に接続を行う。なお、ベース基板6のはんだを供給する部分以外にはレジスト8が塗布

されている。その後、半導体チップ1の回路面の保護と半導体チップ1とベース基板6の熱膨張係数差により生じる応力の緩和および接合部の補強のため、封止樹脂4を半導体チップ1とベース基板6との間に流し込み、加熱硬化を行い封止する。この場合、一般的にはベース基板6上には層間の電気的接続を行うためのスルーホール12及びランド7が存在するが、このスルーホール12及びランド7は半導体チップ1が実装される位置の近傍にも配置されている。特に、マルチチップモジュールの場合半導体チップ相互間の電気的接続が複雑となり、ベース基板6も多層基板となるのが一般的で、他層への信号の接続のため多数のスルーホール12及びランド7が必要となってくる。このスルーホール12及びランド7は銅箔で形成され、銅メッキされるためランド7の表面がベース基板6の表面より50~60μm高くなるのが一般的である。

【0004】図9~12はベース基板6に半導体チップ1を実装した後、封止樹脂により半導体チップ1を封止する工程を示す。図9は、パンプ形成された半導体チップ1とはんだ供給されたベース基板6をそれぞれ加熱した状態で位置合わせを行い、位置合わせした状態でベース基板6上に半導体チップ1を所定の加圧量で搭載し、はんだを融点以上で完全に溶融させ両者が接続された状態を示す。図10は半導体1とベース基板6の間に封止樹脂装置のニードル10で封止樹脂4を流し込んでいる状態を示している。封止樹脂4を流し込んだ後、真空脱泡を行うことにより接続部周辺の気泡を除去し、図11のように熱源13を備えた恒温槽等により加熱を行い封止樹脂4を硬化させる。図12は封止工程終了時のマルチチップモジュールの実装構造を示す。

## 【0005】

【発明が解決しようとする課題】第1の問題点は、半導体チップをベース基板に実装した後樹脂封止を行うが、両者間の封止が完全に行われず、半導体チップの回路面の保護や半導体チップとベース基板との熱膨張係数差により生じる応力の緩和および接合部の補強が十分ではなく、両者間接続における長期信頼性に問題が生じることである。

【0006】その理由は、ベース基板上に実装された半導体チップ近傍に配置されたスルーホールのランドがベース基板の表面より高くなるためこれがダム構造を有することになり、両者を封止するために流し込まれる封止樹脂をはじき、完全な封止が行われないためである。

【0007】第2の問題点は、半導体チップをベース基板に実装した後の樹脂封止を行う工程に時間がかかることである。

【0008】その理由は、ランドにより封止樹脂がはじかれ、封止樹脂を半導体チップと基板の間に流し込むのを一回行うだけではランドの周囲から封止樹脂の流入経路に沿って隙間が生じることがあるため、一回目の樹脂

(3)

特開平10-126044

流入後に封止樹脂をスルーホール及びランド上に厚く塗布して上述の隙間を塞ぎ封止を完全にするためにスルーホール及びランド上に再度樹脂を流し込まなければならぬいためである。

【0009】本発明の目的はフリップチップ方式によりベース基板に半導体チップを実装し樹脂封止する構造で両者間の封止を完全に行うことにより、半導体チップ回路面の保護や半導体チップとベース基板の熱膨張係数差により生じる応力の緩和および接合部の補強を可能とし、両者間の接続における長期信頼性を実現する。

#### 【0010】

【課題を解決するための手段】本発明のフリップチップ実装構造は、ベース基板(図1の6)にバンプ(図1の2)を介して搭載された半導体チップ(図1の1)と、前記ベース基板と前記半導体チップとの間に充填された封脂樹脂(図1の4)とを有するフリップチップ実装構造において、前記ベース基板の前記半導体チップの縁に沿った部分にスルーホール(図1の12)及びランド(図1の7)を配置しないランド禁止領域を設けたことを特徴とし、ランド禁止領域は半導体チップの縁より外側に約1.5mmずれた外周と内側に約1mmずれた内周との間であることが望ましい。

【0011】本発明のフリップチップ実装用基板は、バンプ(図1の2)を介して搭載される半導体チップ(図1の1)の縁に沿った部分にスルーホール(図1の12)及びランド(図1の7)を配置しないランド禁止領域を設けたことを特徴とし、ランド禁止領域は半導体チップの縁より外側に約1.5mmずれた外周と内側に約1mmずれた内周との間であることが望ましい。

【0012】本発明のフリップチップ実装方法は、上述のフリップチップ実装用基板(図1の6)にバンプ(図1の2)を介して半導体チップ(図1の1)を搭載した後に、ランド禁止領域にニードル(図4の10)により封止樹脂(図4の4)を供給し、前記ランド禁止領域から前記封止樹脂を前記フリップチップ実装用基板と前記半導体チップとの間に流し込むことを特徴とする。

#### 【0013】

【発明の実施の形態】次に、本発明について、図面を参照して説明する。

【0014】図1及び図2はそれぞれ本発明の実施の形態のマルチチップモジュールの樹脂封止構造の断面図及び平面図である。

【0015】ベース基板6の下面には、ポールグリッドアレイを成すソルダーポール9が取り付けられ、ベース基板6の上面には複数の半導体チップ1が搭載されている。半導体チップ1はその電極上にベース基板6との接合部となるバンプ2を有し、バンプ2ははんだ3によりベース基板6上のチップパッド5と接続される。ベース基板6上には半導体チップ1のバンプ2に対応するチップパッド5、電気回路を構成するパターン(図示略)及

びレジスト8を有している。ベース基板6上のパターンには層間の電気的接続を行うためのスルーホール12及びランド7が含まれるが、このスルーホール12及びランド7は、ベース基板6の半導体チップ1の周囲の一定領域には配置していない。

【0016】半導体チップ1のベース基板6への実装方法は、ベース基板6上のチップパッド5にあらかじめはんだメッキやはんだペースト印刷法等によりはんだ3を供給しておく。この後、半導体チップ1のバンプ2とはんだ供給されたベース基板6をそれぞれ加熱した状態で互いの位置合わせを行い、その状態でベース基板6上に半導体チップ1を所定の加圧量で搭載し、はんだを融点以上で完全に溶融させ、両者を接続させる。両者を接続した後、半導体チップ1の回路面の保護と半導体チップ1とベース基板6の熱膨張係数差により生じる応力の緩和および接合部の補強のため、それぞれの半導体チップごとに封止樹脂4を半導体チップ1とベース基板6の間に流し込み、加熱硬化を行い封止する。この場合半導体チップ1の近傍にはスルーホール12及びランド7が配置されていないため、封止樹脂4がランド7にはじかれず封止樹脂4の流し込みを円滑に行うことができる。封止樹脂4を流し込んだ後、真空脱泡により接続部周辺の気泡を除去し、恒温槽等により加熱を行い封止樹脂4を硬化させる。

【0017】図3～図6はベース基板6に半導体チップ1を接続した後、封止樹脂4により半導体チップ1を封止する工程を示す。図3は、バンプ形成された半導体チップ1とはんだ供給されたベース基板6をそれぞれ加熱した状態で位置合わせを行い、その状態でベース基板6上に半導体チップ1を所定の加圧量で搭載し、はんだ3を融点以上で完全に溶融させ両者が接続された状態を示す。図4は半導体チップ1とベース基板6の間に封止樹脂装置のニードル10で封止樹脂4を流し込んでいる状態を示している。封止樹脂4を流し込んだ後、脱泡装置により真空脱泡を行い接続部周辺の気泡を除去し、図5のように恒温槽等により加熱を行い封止樹脂4を硬化させる。このようにして図6のよに半導体チップ1を完全に封止することにより、半導体チップ1の回路面の保護と半導体チップ1とベース基板6の膨張係数差により生じる応力の緩和及び接合部の補強が可能となる。

【0018】【実施例】次に、図1及び図2に基づいて本発明の一実施例のマルチチップモジュールの樹脂封止構造を説明する。

【0019】ベース基板6上に複数の半導体チップ1が搭載され、その裏面にソルダーポール9が形成されてマルチチップモジュールのパッケージを構成している。半導体チップ1はアルミパッドの電極上にベース基板6と接続されるためのバンプ2を有し、はんだ3によりベース基板6のチップパッド5と接続される。バンプ2はボールボンディングにより形成され、材質は金である。バ

(4)

特開平10-126044

ース基板6上には、半導体チップ1が実装される任意の位置に半導体チップ1のバンプ2と接続されるためのチップパッド5と電気回路を構成しているパターン（図示略）及びレジスト8を有している。ベース基板6は、セラミック基板またはガラスエポキシ基板等が使用され、ソルダーボールりには共晶はんだが使用される。このベース基板6は厚みが約1.0mm程度であり、内層には信号層・電源層・グランド層を有する多層構造となっており、これらの内層と表面層との電気的接続は、スルーホール12により行われている。また、このスルーホール12及びこのスルーホール12に接続して設けられるランド7は、ベース基板6の半導体チップ1の最もなわちチップ端面より外側に約1.5mm、チップ端面より内側に約1mmの範囲には配置されていない。

【0020】半導体チップ1のベース基板6への実装では、ベース基板6上のチップパッド5にはんだメッキやはんだペースト印刷法等によりあらかじめはんだ3を供給しておく。この後、半導体チップ1に形成されたバンプ2とはんだ供給済みのベース基板6をそれぞれ加熱した状態で位置合わせを行い、その状態でベース基板6上に半導体チップ1を所定の加圧量で搭載し、リフロー炉等によりはんだを融点以上で完全に溶融させ、ベース基板6上に半導体チップ1を接続させる。ベース基板6に半導体チップ1を接続した後、半導体チップ1の回路面の保護と半導体チップ1とベース基板6の熱膨張係数差により生じる応力の緩和および接合部の補強のため、それぞれの半導体チップ1ごとに封止樹脂4を樹脂封止装置により半導体チップ1とベース基板6の間に流し込み、加熱硬化を行い封止する。封止樹脂4はシリコーン樹脂やエポキシ樹脂を使用し、樹脂封止装置のニードル10で半導体チップ1のチップ端面に沿ってベース基板6上に供給し、毛細管現象を利用して半導体チップ1の下部に流入させる。この場合、ベース基板6上の半導体チップ1の搭載位置の近傍にパッド7が配置されていないため、封止樹脂4の流し込みを円滑に行うことが可能となる。封止樹脂4を流し込んだ後、脱泡装置により封止樹脂4の真空脱泡を行い接続部周辺の気泡を除去し、恒温槽等により加熱を行い封止樹脂4を硬化させる。

【0021】

【発明の効果】第1の効果は、半導体チップをベース基板に実装・接続した後の樹脂封止を完全に行うことができるため、半導体チップ回路面の保護や半導体チップとベース基板の熱膨張係数差により生じる応力の緩和及び接合部の補強が可能となり両者間の接続における長期信頼性が向上する。

【0022】その理由は、ベース基板上の半導体チップの縁に沿った部分にスルーホール及びランドが配置されておらず、樹脂封止時にベース基板と半導体チップ間への封止樹脂の流れ込みを邪魔するダム構造がないため、

半導体チップの封止を円滑に行うことが可能となるためである。

【0023】第2の効果は、半導体チップをベース基板に実装した後の樹脂封止を行う工程を高速化できることである。

【0024】その理由は、ベース基板上の半導体チップの縁に沿った部分にスルーホール及びパッドが配置されていないため封止樹脂の流し込みが円滑に行われるためである。

#### 【図面の簡単な説明】

【図1】本発明の実施の形態の樹脂封止を行ったマルチチップモジュールの断面図である。

【図2】図1に示す樹脂封止を行ったマルチチップモジュールの平面図である。

【図3】本発明の実施の形態の樹脂封止を行ったマルチチップモジュールにおけるフリップチップ実装方法の最初の工程を示す断面図である。

【図4】本発明の実施の形態のフリップチップ実装方法の2番目の工程を示す断面図である。

【図5】本発明の実施の形態のフリップチップ実装方法の3番目の工程を示す断面図である。

【図6】本発明の実施の形態のフリップチップ実装方法の全工程終了時を示す断面図である。

【図7】従来の樹脂封止を行ったマルチチップモジュールの断面図である。

【図8】図7に示す樹脂封止を行ったマルチチップモジュールの平面図である。

【図9】従来の樹脂封止を行ったマルチチップモジュールにおけるフリップチップ実装方法の最初の工程を示す断面図である。

【図10】従来のフリップチップ実装方法の2番目の工程を示す断面図である。

【図11】従来のフリップチップ実装方法の3番目の工程を示す断面図である。

【図12】従来のフリップチップ実装方法の全工程終了時を示す断面図である。

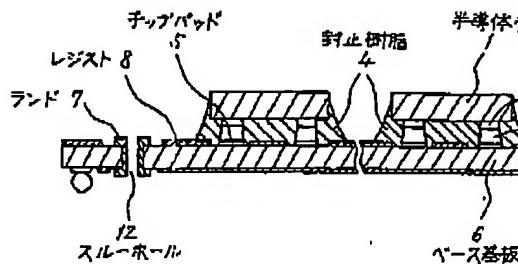
#### 【符号の説明】

- 1 半導体チップ
- 2 バンプ
- 3 はんだ
- 4 封止樹脂
- 5 チップパッド
- 6 ベース基板
- 7 ランド
- 8 レジスト
- 9 ソルダーボール
- 10 ニードル
- 11 导電性接着材
- 12 スルーホール

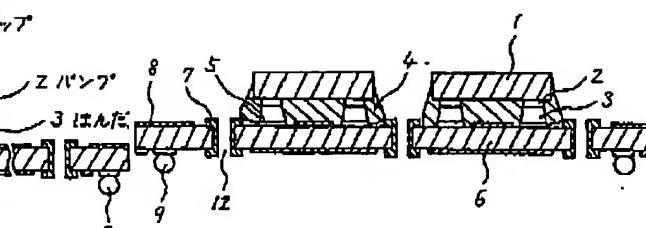
(5)

特開平10-126(144)

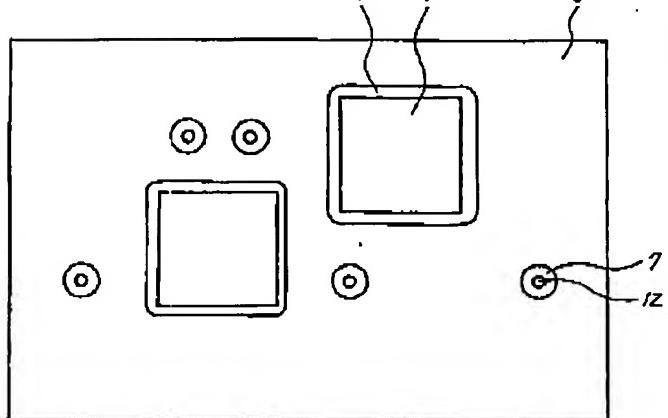
[图 1]



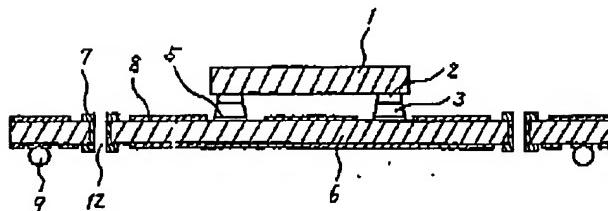
[图 7]



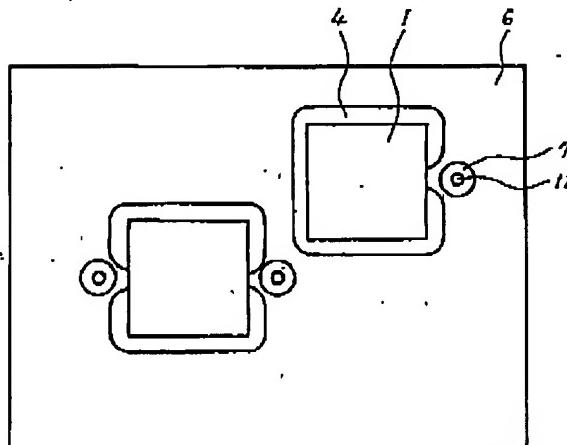
[図2]



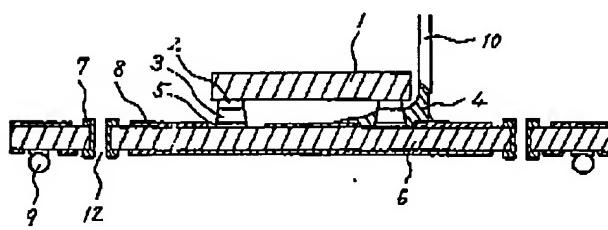
[图 3]



[圖 8]



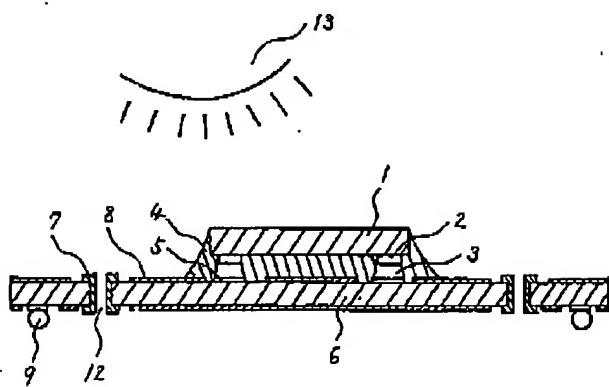
[図4]



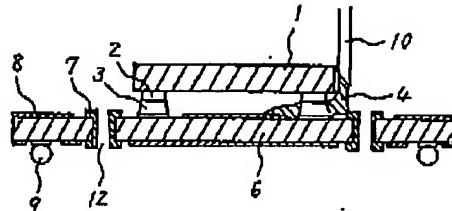
(6)

特開平10-126044

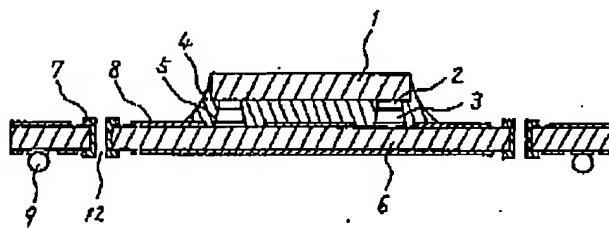
【図5】



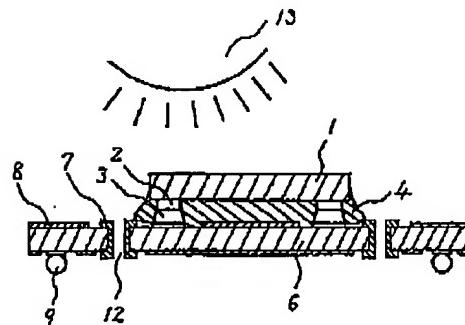
【図10】



【図6】



【図11】



【図12】

